

⑫ 公開特許公報(A) 平3-135175

⑬ Int. Cl.⁹

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)6月10日

H 04 N 5/335
H 01 L 27/146
H 04 N 5/335

E

8838-5C

U

8838-5C
8122-5F

H 01 L 27/14

E

審査請求 未請求 請求項の数 2 (全7頁)

⑮ 発明の名称 光電変換装置

⑯ 特 願 平1-271781

⑰ 出 願 平1(1989)10月20日

⑱ 発 明 者 橋 本 誠 二 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
 ⑲ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
 ⑳ 代 理 人 弁理士 山下 稔平

明 細 書

1. 発明の名称

光電変換装置

2. 特許請求の範囲

(1) 光励起された電荷を蓄積する蓄積手段と、制御電極の電荷を増幅する増幅手段と、前記蓄積手段と前記制御電極とを接続する転送素子を有し、前記蓄積手段の電荷を前記増幅手段に転送する前に前記制御電極をリセットするリセット手段と、リセット後、前記増幅手段の出力を第1の信号として読み出す第1の読み出し手段と、前記転送素子を導通させ、前記蓄積手段の電荷を前記制御電極に転送する転送手段と、電荷の転送後に前記増幅手段の出力を第2の信号として読み出す第2読み出し手段と、前記第1の信号と前記第2の信号との減算処理を行う減算処理手段と、

を備えたことを特徴とする光電変換装置。

(2) 基体上に前記蓄積手段となる蓄積領域及び前記増幅手段となる増幅領域を形成し、その上に

光電変換領域を積層し、この光電変換領域と前記増幅領域とを電気的に接続させたことを特徴とする請求項1記載の光電変換装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、センサーノイズの低減を目的とした光電変換装置に関する。

〔従来の技術及び発明が解決しようとする課題〕

固体撮像装置等に用いられるセンサには、出力信号レベルを上げる等のために、増幅型センサが好適に用いられる。

増幅型センサーは、MOS型、SIT型、FET型、バイポーラ型などのトランジスタから構成されていて、それらの制御電極に蓄積した電荷を電荷増幅あるいは電流増幅して、主電極から出力するのである。例えば特公昭55-28456号公報に増幅型センサーの一例が開示されている。このような増幅型センサーの問題点の1つにセンサーノイズが大きいことがあげられる。

センサーノイズは、一般に固定的に現われる固

定パターンノイズ（以後FPNと呼ぶ）と、制御電極をリセットした時に制御電極にとりこまれるランダムノイズ（リセット毎に振幅が変化するノイズ）がある。

センサーノイズのなかで、FPNは固定的に現われるのでセンサーの光信号出力からセンサーの暗時出力を減算すれば、完全に除去することができる。なお、暗時出力は蓄積時間をほとんどゼロ、即ちセンサーをリセットした直後に読み出す事によって得ることができる。

これに対し制御電極にとりこまれたランダムノイズをも除去するためには、蓄積開始直後のセンサー出力（センサーノイズ）から蓄積後のセンサー出力（光信号）を減算すればよい。このような減算処理が可能な光電変換装置としては、本出願人が先に出願した特願昭63-47492号に開示したものがある。この光電変換装置は光信号を格納する手段とセンサーノイズを格納する格納手段とを設け、両格納手段に格納された光信号とセンサーノイズとの差を取るものである。

イズを除去するのに適した光電変換装置を提供することにある。

【課題を解決するための手段】

本発明の光電変換装置は、光励起された電荷を蓄積する蓄積手段と、制御電極の電荷を増幅する増幅手段と、前記蓄積手段と前記制御電極とを接続する転送素子を有し、前記蓄積手段の電荷を前記増幅手段に転送する前に前記制御電極をリセットするリセット手段と、リセット後、前記増幅手段の出力を第1の信号として読み出す第1の読み出し手段と、前記転送素子を導通させ、前記蓄積手段の電荷を前記制御電極に転送する転送手段と、電荷の転送後に前記増幅手段の出力を第2の信号として読み出す第2読み出し手段と、前記第1の信号と前記第2の信号との減算処理を行う減算処理手段と、

を備えたことを特徴とする。

【作用】

本発明者は、既に特願平 1-136125 号において、光励起された電荷を蓄積する蓄積手段と、制

かかる光電変換装置は、ラインセンサーに用いる場合には非常に実用的であるが、エリアセンサーに用いる場合には、センサーノイズを格納する格納手段のチップ面積が大きくなってしまふ。格納手段を、撮像素子の外部に設けた場合においても、フィールドメモリあるいはフレームメモリが必要となり、コスト的に問題であって、実用化は困難である。

また、センサーの感度を大きくし、センサーノイズの影響を相対的に小さくするために、光電変換領域を増幅用トランジスタの上部に積層化したものがある。このような固体撮像装置としては、本出願人が先に出願した特願平 1-9089 号に開示したものがある。

この固体撮像装置は、光導電膜を積層すると光電変換領域の受口開口率が非常に大きくなるので、センサー出力（S）も同様に大きくなる。しかし、さらに高S/N比を達成するためには、センサーノイズ（N）を小さくする必要がある。

本発明の目的は上記の課題に鑑み、センサーノ

制御電極の電荷を増幅する増幅手段と、前記蓄積手段と前記制御電極とを接続するスイッチ手段と、このスイッチ手段の、非導通時の増幅手段の出力を第1の信号として読み出す第1の読み出し手段と、前記スイッチ手段を導通させ、前記蓄積手段の電荷を前記制御電極に転送する転送手段と、電荷の転送後に前記増幅手段の出力を第2の信号として読み出す第2読み出し手段と、前記第1の信号と前記第2の信号との減算処理を行う減算処理手段と、

を備えたことを特徴とする光電変換装置を提案した。

上記特願平 1-136125 号の光電変換装置は、光励起された電荷を蓄積する蓄積手段と制御電極の電荷を増幅する増幅手段との間にスイッチ手段を設けることで、蓄積手段の動作に関係なく、センサーノイズを独立して読み出すことを可能とするものであり、FPNばかりではなく増幅素子の暗電流成分やランダムノイズを除去することを可能とするものである。

本発明は上記特願平 1-136125 号の光電変換装置の特性を向上させるものであり、蓄積手段の電荷を増幅手段に転送する前に増幅手段の制御電極をリセットするリセット手段を設け、リセット後に、増幅手段の出力を第 1 の信号として読み出し、またスイッチ素子を導通させ、前記蓄積手段の電荷を前記制御電極に転送した後に前記増幅手段の出力を第 2 の信号として読み出すことにより、増幅手段の暗電流成分を光電荷の転送前に除去し、蓄積手段の蓄積電位よりも増幅手段の制御電極の電位を低く設定することで、蓄積手段から増幅手段へ光電荷の転送を完全に行うことを可能とするものである。

なお、基体上に蓄積手段となる蓄積領域及び増幅手段となる増幅領域を形成し、その上に光電変換領域を積層し、この光電変換領域と増幅領域とを接続させれば、受口開口率を大きくでき S/N 比を大きくすることができる。

【実施例】

以下、本発明の実施例について図面を用いて詳

うパルスである。

増幅用トランジスタ Tr_c のエミッタは MOS トランジスタ T_1 、 T_2 を介して蓄積容量 C_1 、 C_2 に接続される。 ϕ_{r1} 、 ϕ_{r2} はそれぞれ MOS トランジスタ T_1 、 T_2 の制御を行うパルスである。 V_{cc} は垂直信号線のリセットを行う MOS トランジスタであり、パルス ϕ_{vc} の制御により電位 V_{cc} に設定される。

第 2 図及び第 3 図に示すように、各画素は P 基板の上に形成されるが N 基板上であっても良い。本実施例の各画素は PMOS トランジスタ Tr_a で分離され（第 3 図中破線で図示）、また、増幅用トランジスタ Tr_c のベース B の一部には SiO_2 上に設けられた poly 層 L_1 により容量 C_{ox} を形成している。エミッタ E は A_2 層 L_1 により、画素分離上に垂直出力線として配線接続されている。第 2 図及び第 4 図に示すように、光電変換部であるフォト・ダイオード D と増幅用トランジスタ Tr_c のベース B は、転送素子 Tr_s （第 4 図中破線で図示）により分離されている。 n^+ はチャネルドープ

細に説明する。

第 1 図は、本発明の光電変換装置の第 1 実施例の部分回路図である。

第 2 図は、上記光電変換装置の画素の概略的平面図である。

第 3 図は、第 2 図の光電変換装置の X-X' 線断面図である。

第 4 図は、第 2 図の光電変換装置の Y-Y' 線断面図である。

第 1 図に示すように、1 つの画素は、画素をリセットするための PMOS トランジスタ Tr_a 、画素の過渡リセット及び信号の蓄積・読み出しを制御するための容量 C_{ox} 、光励起された電荷を蓄積する蓄積手段であるフォト・ダイオード D、このフォト・ダイオード D からの信号を増幅する増幅用トランジスタ Tr_c 、フォト・ダイオード D の光電変換部で発生した電荷を増幅用トランジスタ Tr_c の制御電極であるベースへ転送制御するための転送素子 Tr_s から構成される。 ϕ_{va} 、 ϕ_{vs} はそれぞれ PMOS トランジスタ Tr_a 、転送素子 Tr_s の制御を行

領域を示す。なお、フォト・ダイオード D 以外は通常遮光されるが、第 2 図～第 4 図では省略している。

以下、第 1 図～第 4 図を参照しながら、上記光電変換装置の動作について説明する。

第 5 図は、上記光電変換装置の動作を説明するためのタイミングチャートである。

第 5 図において、まず、期間 T_1 は水平方向増幅用トランジスタ Tr_c の完全リセット期間であり、また後述の蓄積容量 C_1 、 C_2 からの信号及びセンサノイズの出力期間でもある。完全リセットは、パルス ϕ_{va} を負電位（図示 V_{-} ）にして、PMOS トランジスタ Tr_a を ON 状態としてなされる。

この完全リセットによりベース電位は GND にクランプされる。

期間 T_2 では、期間 T_1 の完全リセットに引き続いて、過渡リセットが行われる。パルス ϕ_{va} を正電位（図示 V_{+} ）にすると、PMOS トランジスタ Tr_a は OFF 状態となり、容量 C_{ox} を介して増幅

用トランジスタ T_{re} のベース電位は上昇する。同時にパルス ϕ_{ve} をハイレベルとしてMOSトランジスタ T_{ve} をON状態として、増幅用トランジスタ T_{re} のエミッタを所定の電位 V_{ve} とする。この時、増幅用トランジスタ T_{re} のベース電荷はエミッタ電流との再結合により急激に低下する。また、パルス ϕ_{vi} をハイレベルとして、MOSトランジスタ T_i をON状態とし蓄積容量 C_i を所定の電位 V_{vi} とする。

期間 T_1 は、センサノイズの読み出し期間であり、パルス ϕ_{ve} を正電位 V_{ve} としたまま、パルス ϕ_{vi} をロウレベルとして、MOSトランジスタ T_{ve} をOFF状態とし、増幅用トランジスタ T_{re} のエミッタをフローティング状態にすると、エミッタ端子の電圧はベース電圧を反映した電位になる。

この時のベース電位は暗時出力電位であり、エミッタには増幅用トランジスタ T_{re} の特性に依存した出力電圧が現われる。これは一般的にオフセット電圧と呼ばれ、複数の増幅用トランジスタ間ではそのパラメータが少しずつ異なるのでエ

ミッタ出力電圧、即ちオフセット電圧も異なっている。ここではそれらのオフセット電位の差異をセンサノイズと呼ぶ。このセンサノイズは蓄積容量 C_i に蓄積される。

センサノイズの読み出しが終了すると、パルス ϕ_{ve} は高電圧 V_H から中間電圧 V_M に変化する。この電位変化により、増幅用トランジスタ T_{re} のベースは、容量 C_{be} を通じて逆バイアスされる。

期間 T_2 は、フォト・ダイオードDの光電荷を増幅用トランジスタ T_{re} のベースへの転送するための期間であり、パルス ϕ_{ve} を立ち下げて負電位 (V_L) とすると、転送素子 T_r がON状態となり、フォト・ダイオードDに蓄積された光電荷は増幅用トランジスタ T_{re} のベースに転送される。

フォト・ダイオードDの電位に対し、増幅用トランジスタ T_{re} のベース電位は低く設定されているので、フォト・ダイオードDから増幅用トランジスタ T_{re} への光電荷の転送は完全に行われる。

期間 T_3 の後、パルス ϕ_{ve} をハイレベルとしてMOSトランジスタ T_{ve} をON状態とし、パルス

ϕ_{vi} をハイレベルとして、MOSトランジスタ T_i をON状態として、蓄積容量 C_i を所定の電位 V_{vi} とする。

期間 T_4 は、光信号の読み出し期間であり、パルス ϕ_{ve} を正電位 (V_{ve}) とすると、容量 C_{be} を介して増幅用トランジスタ T_{re} のベースの電位が上昇し、増幅用トランジスタ T_{re} から光信号出力が読み出される。この光信号には上述のセンサノイズが含まれており、蓄積容量 C_i に蓄積される。

センサノイズを蓄積している蓄積容量 C_i の列と光信号を蓄積している蓄積容量 C_o の列は、不図示の水平シフトレジスタにより駆動選択された不図示の水平転送スイッチから水平出力線に転送される。水平出力線の出力端子は差動アンプに接続されているので、結果的に、光信号よりセンサノイズが減算されて、光信号のみを得ることができる。

以下、センサノイズの減算処理について詳細に説明する。

我々の実験結果によれば、過渡リセット後のFPNは、増幅用トランジスタ T_{re} の h_{re} などのパラメータの差異により異なり、過渡リセット終了後ベース電位 V_{be} は ΔV のバラツキが発生する。このバラツキ ΔV は読み出し動作により、エミッタ出力では約 $1 + \frac{C_{be}}{C_i}$ 倍される。ここで C_i はベース・コレクタ間容量 C_{bc} 、ベース・エミッタ間容量 C_{be} 、および容量 C_{be} の合成容量である。

また、ランダムノイズ成分は、期間 T_1 における合成容量 C_i に依存するリセット時の kTC ノイズ、センサトランジスタ読み出し動作時のランダムノイズである。リセット時の kTC ノイズは、過渡リセットにより少し小さくなり、約 $K(\approx \frac{1}{\sqrt{2}})$ をかけた値となるが、上述の減算処理により除去される。

さらに、読み出し動作時のランダムノイズはベース容量 C_{be} 、エミッタから見た負荷容量 C_L と蓄積容量 C_i 、電流増幅率 h_{re} などに依存するが、電流増幅率 h_{re} を大きくして非線形度を大き

くすれば前記リセット時のランダムノイズよりも、非常に小さくできることが分かった。このことは、センサーのF P Nとリセット時の残留k T Cノイズは、光信号とセンサーノイズとの減算処理により、S/N比を非常に改善できることを意味する。CCDでは、電荷・電圧変換出力アンプ後相関二重サンプリング法によって、リセットトランジスタによるk T Cノイズを除去しているが、高速駆動のためアンプノイズが支配的である。

本発明のような各画素が増幅素子から構成されたものは、1 H毎の低速走査であるため、アンプノイズ、即ち読み出しノイズは極めて小さい。

また、増幅用トランジスタの暗電流成分は光電荷の転送前にベースをリセットするので問題はない。

第5図に示した実施例のタイミングでは期間T₁において、過渡リセットをおこなっているが、過渡リセットは必須条件ではない。例えば、増幅用トランジスタがバイポーラトランジスタの

場合は、過渡リセットを行うことが可能であるが、MOSトランジスタの場合は不可能である。

第6図は、本発明の光電変換装置の第2実施例の部分回路図である。

本実施例の特徴部分は、増幅素子をMOSトランジスタとしたことである。

同図において、MOSトランジスタTr_a'は、MOSトランジスタTr_c'の制御電極であるゲート領域の残留電荷をクリアするためのリセット用MOSトランジスタである。第1実施例においては増幅素子がバイポーラトランジスタで構成されていたので過渡リセットを行なったが、本実施例は増幅素子がMOSトランジスタであるため過渡リセット動作は不要である。フォト・ダイオードDに蓄積された光電荷をゲートに転送し、増幅素子のMOSトランジスタから光信号を読み出すときのランダムノイズはセンサーMOSの増幅素子にMOSやFETを使用すれば読み出し時制御電極であるゲート電荷は破壊されないで、センサーノイズと光信号出力に含まれるセンサーノイズの相関性は非常

に高くなり、結果的に高S/Nセンサーとすることができる。

第7図は、本発明の第3実施例におけるセンサー断面図である。

本実施例は、光電変換領域を積層による光導電膜としたものである。

同図に示すように、光電変換装置の第1実施例である第4図のフォト・ダイオード部に光導電膜からの画素電極を接続したものである。

図中、1は光導電膜、2は透明電極、3は画素電極、4は絶縁層であり、光導電膜1は画素電極3を通して、フォト・ダイオード部を構成するp型半導体領域に接続される。

本実施例によれば、増幅素子部上にも光導電膜を設けることができるので、受口開口率を大きくし、S/N比を大きくすることができる。

第8図は、本発明を適用した固体撮像装置の概略構成図である。

同図において、光センサがエリア状に配列された撮像素子201は、垂直走査部202及び水平

走査部203によってテレビジョン走査が行なわれる。

水平走査部203から出力された信号は、処理回路204を通して標準テレビジョン信号として出力される。

垂直および水平走査部202及び203の駆動パルスφ_{u1}、φ_{u2}、φ_{u3}、φ_{v1}、φ_{v2}、φ_{v3}等はドライバ205によって供給される。またドライバ205はコントローラ206によって制限される。

〔発明の効果〕

以上詳細に説明したように、本発明の光電変換装置によれば、光励起された電荷を蓄積する蓄積手段と制御電極の電荷を増幅する増幅手段との間にスイッチ手段を設けることで、増幅素子のセンサーノイズを蓄積手段の動作に関係なく、独立して読み出すことができ、F P Nばかりではなく増幅素子の暗電流成分やランダムノイズを除去でき、また増幅用素子を低速駆動とし、読み出し時のノイズを非常に小さく、高S/N比の撮像素子

を実現することができる。

また本発明によれば、蓄積手段の電荷を増幅手段に転送する前に増幅手段の制御電極をリセットするリセット手段を設け、リセット後に、増幅手段の出力を第1の信号として読み出し、また転送素子を導通させ、前記蓄積手段の電荷を前記制御電極に転送した後に前記増幅手段の出力を第2の信号として読み出すことにより、増幅手段の暗電流成分を光電荷の転送前に除去でき、蓄積手段の蓄積電位よりも増幅手段の制御電極の電位を低く設定し、蓄積手段から増幅手段へ光電荷の転送を完全に行うことが可能となる。

なお、基体上に蓄積手段となる蓄積領域及び増幅手段となる増幅領域を形成し、その上に光電変換領域を積層し、この光電変換領域と増幅領域とを接続させれば、受口開口率を大きくでき、S/N比を大きくすることができる。

4. 図面の簡単な説明

第1図は、本発明の光電変換装置の第1実施例の部分回路図である。

第2図は、上記光電変換装置の面素の概略的平面図である。

第3図は、第2図の光電変換装置のX-X'線断面図である。

第4図は、第2図の光電変換装置のY-Y'線断面図である。

第5図は、上記光電変換装置のタイミングチャートである。

の部分回路図である。

第6図は、本発明の光電変換装置の第2実施例の部分回路図である。

第7図は、本発明の第3実施例におけるセンサー断面図である。

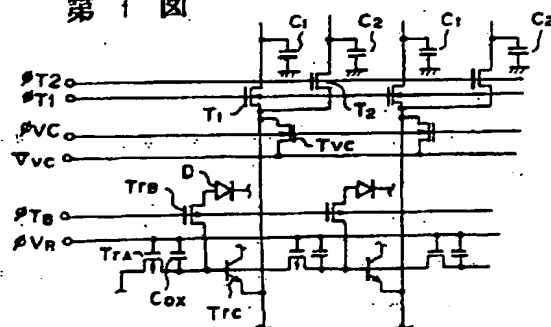
第8図は、本発明を適用した固体撮像装置の概略的構成図である。

TrA : PMOSトランジスタ、TrB : 転送素子、Cox : 容量、D : フォト・ダイオード、TrC : 増幅用トランジスタ、 ϕ_{Vn} 、 ϕ_{Vb} 、 ϕ_{Vt} 、 ϕ_{Vr} 、 ϕ_{Vc} : パルス、T₁、T₂ : MOSトランジスタ、C₁、C₂ : コンデンサ。

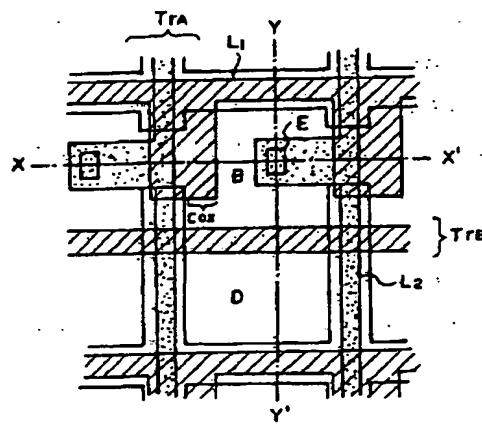
タ、C₁、C₂ : コンデンサ。

代理人 井理士 山下 稔 平

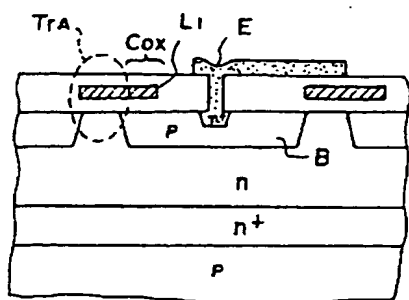
第1図



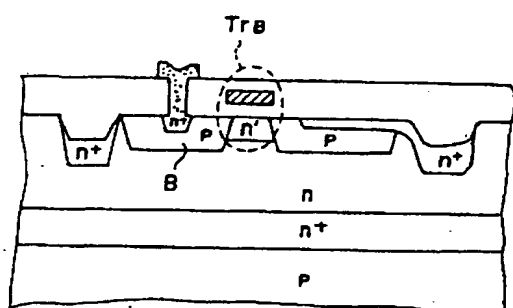
第2図



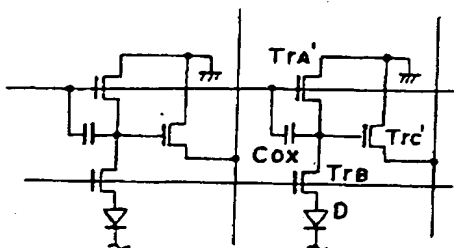
第 3 図



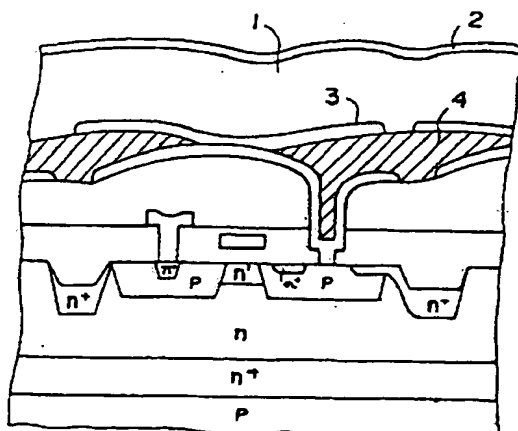
第 4 図



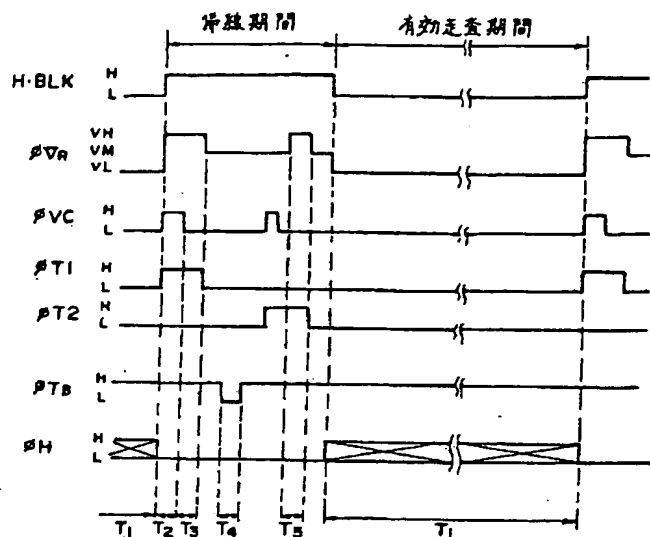
第 6 図



第 7 図



第 5 図



第 8 図

